

2025年8月8日

各位

株式会社プリバテック

株式会社プリバテック、HDL開発支援ツール「Sigasi® Visual HDL™」の国内販売を開始

～Sigasi社とのパートナーシップ締結、日本のハードウェア設計現場の生産性向上へ～

PCIホールディングスグループの株式会社プリバテック(本社:東京都港区、代表取締役社長:山下 泰弘)は、ベルギーに本社を置くSigasi NV(CEO:ディーター・テルセン)と販売代理店契約を締結し、HDL開発支援ツール「Sigasi® Visual HDL™」の日本国内での取り扱いを開始することを発表いたします。

Sigasi Visual HDLは、FPGAおよびASICのハードウェア設計エンジニア向けに開発された革新的な統合開発環境です。設計初期段階においてリアルタイムでエラーを検出することで、開発工数の削減・品質向上・コスト削減を実現。ブロック図や状態遷移図などのインタラクティブな図を自動生成し、複雑な設計を視覚的に把握可能にします。

また、DO-254、ISO 26262、STARCといった業界の厳格な安全規格への準拠も支援し、エンジニアに対して自動的に警告や改善提案を行うなど、設計段階での品質保証を強力にサポートします。

■ Sigasi CEO・ディーター・テルセンのコメント

長年ハードウェア設計を行ってきたプリバテックが、当社製品の取り扱いを開始することは、Sigasi ソフトウェアの品質を証明するものです。プリバテックは、日本の半導体市場に対する技術的・商業的な深い理解を有しており、当社の日本展開における理想的なパートナーです。8月20日に品川で開催されるDVCon Japanでの正式なキックオフを楽しみにしています。

■ プリバテック 代表取締役社長・山下泰弘のコメント

Sigasi Visual HDLは、設計初期段階でのエラー検出と修正を可能にし、開発期間の大幅な短縮を実現する革新的なツールです。この優れた製品を取り扱えることを大変光栄に思います。Sigasi社との提携により、日本市場における普及を加速させ、日本のハードウェア設計業界の生産性向上に貢献してまいります。

■ Sigasi Visual HDL™ の主な特長

- コーディング中にリアルタイムでエラーを検出
- ブロック図、状態遷移図の自動生成により設計全体の可視化が可能
- VHDL、Verilog、SystemVerilogに対応
- DO-254、ISO 26262、STARCなどの安全規格対応支援
- 業界標準の検証フレームワークへのネイティブサポート
- 生成AIとの連動

■ 会社概要

【Sigasi NV】 <https://www.sigasi.com/>

会社名: Sigasi NV

設立: 2008年1月

所在地: KERKSTRAAT 108 9050 GENTBRUGGE BELGIUM

代表者: 代表取締役社長 ディーター テルセン

事業内容: ・半導体設計ツールの開発、販売

【株式会社プリバテック】 <https://privatech.jp/>

株式会社レスターの連結子会社のPCIホールディングス株式会社傘下会社です

会社名: 株式会社プリバテック

設立: 1989年4月

所在地: 東京都港区港南2-10-9 レスタービルディング

代表者: 代表取締役社長 山下 泰弘

事業内容: ・半導体設計、開発、特性評価

・ハードウェア開発、ソフトウェア開発

【お問い合わせ先】

株式会社プリバテック E-mail: sales_info@privatech.jp 担当: 長谷川